
UNIVERSITI SAINS MALAYSIA

Peperiksaan Kursus Semasa Cuti Panjang
Sidang Akademik 2004/2005

Mei 2005

EEE 230 – ELEKTRONIK DIGIT II

Masa : 3 jam

ARAHAN KEPADA CALON:

Sila pastikan bahawa kertas peperiksaan ini mengandungi **LAPAN (8)** muka surat bercetak dan **ENAM (6)** soalan sebelum anda memulakan peperiksaan ini.

Jawab **LIMA (5)** soalan.

Agihan markah bagi soalan diberikan disudut sebelah kanan soalan berkenaan.

Jawab semua soalan di dalam Bahasa Malaysia.

...2/-

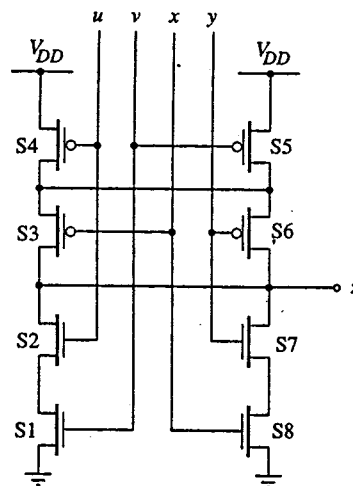
1. (a) Berikan penerangan ringkas berkenaan:
Give brief descriptions on:

- (i) Jidar hingar
Noise margins
- (ii) Masa peralihan
Transition time

(30%)

- (b) Berdasarkan kepada litar get CMOS seperti yang ditunjukkan pada Rajah 1(a), lengkapkan jadual kebenaran di dalam Jadual 1.

Based on the CMOS circuit as shown in Figure 1(a), complete the truth table in Table 1.



Rajah 1(a)
Figure 1(a)

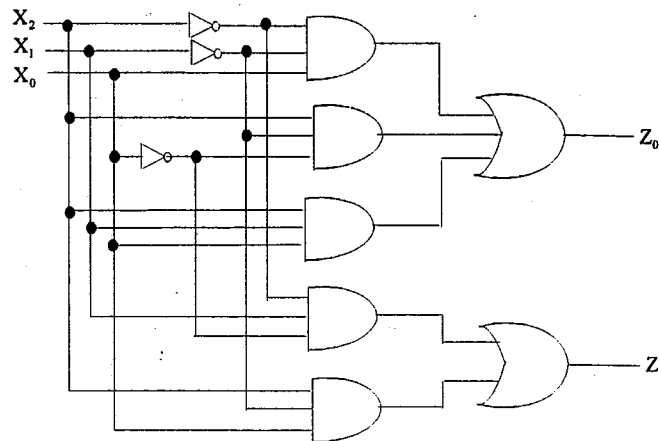
Jadual 1
Table 1

Masukan <i>Input</i>				Keluaran <i>Output</i>
u	v	x	y	z
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

(35%)

- (c) Berikan spesifikasi aras tinggi untuk litar di dalam Rajah 1(b).
Give a high level specification for the circuit in Figure 1(b).

(35%)



Rajah 1(b)
Figure 1(b)

2. Rekabentuk satu sistem gabungan dua aras untuk menukarkan digit 0 hingga 9 daripada kod binari kepada kod Gray. Rekabentuk anda mestilah berdasarkan kepada langkah-langkah berikut:

Design a two level combinational system to change digit 0 to 9 from binary code to Gray code. Your design should be done based on the following steps:

- (i) Dapatkan teknik pengkodan yang bersesuaian untuk setiap masukan dan keluaran.

Find appropriate coding techniques for each input and output.

- (ii) Dapatkan jadual kebenaran yang lengkap untuk sistem gabungan tersebut.

Find the complete truth table for the combinational system.

- (iii) Dengan menggunakan kaedah peta-K, dapatkan persamaan Boolean teringkas untuk sistem gabungan tersebut.

By using K-map technique, find a simplified Boolean expression for the combinational system.

- (iv) Bina litar get 2 aras bagi sistem gabungan tersebut berdasarkan persamaan Boolean yang diperolehi di dalam (iii).

Draw 2 level gate circuit for the combinational system based on the Boolean expression obtained from (iii).

(100%)

3. (a) Dengan menggunakan Kaedah Quine McCluskey, dapatkan persamaan Boolean (dalam bentuk SOP) paling ringkas bagi kes berikut:

By using Quine McCluskey method, find the simplified Boolean expression (in SOP form) for the following case:

$$z = m_0 + m_1 + m_2 + m_5 + m_7 + m_8 + m_{10} + m_{14} + m_{15}$$

(40%)

- (b) Lukis gambarajah keadaan untuk mengesan corak bit 10101.

Draw a state diagram to recognize bit pattern 10101.

(40%)

- (c) Nyatakan perbezaan di antara Mesin Mealy dan Mesin Moore berdasarkan:
Give the differences between Mealy Machine and Moore Machine based on:

(i) Takrifan umum.
General description.

(ii) Persamaan umum.
General equation.

(20%)

4. (a) Dapatkan jadual keadaan minima untuk jadual keadaan di dalam Jadual 4. Kemudian, lukiskan gambarajah keadaan minima tersebut.

Find the minimal state table for the state table in Table 4. Then, draw the minimal state diagram.

(50%)

Jadual 4
Table 4

	Masukan Input			
Keadaan Semasa Present State	x = a	x = b	x = c	x = d
A	E,1	C,0	B,1	E,1
B	C,0	F,1	E,1	B,0
C	B,1	A,0	D,1	F,1
D	G,0	F,1	E,1	B,0
E	C,0	F,1	D,1	E,0
F	C,1	F,1	D,0	H,0
G	D,1	A,0	B,1	F,1
H	B,1	C,0	E,1	F,1
	Keadaan selepas, z (keluaran) Next state, z (output)			

- (b) Menggunakan gambarajah blok yang sesuai, terangkan implementasi 'Carry-lookahead Adder'. Lukis litar get untuk 3 bit 'Carry-lookahead Generator'

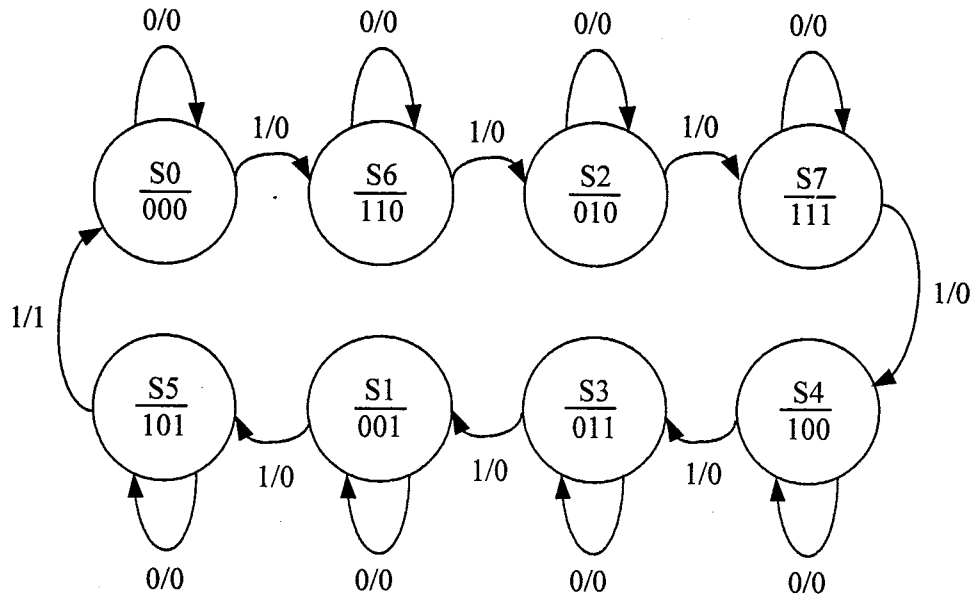
Using a suitable block diagram, explain the Carry-lookahead Adder Implementation. Draw the corresponding gate circuits for a 3 bit Carry-lookahead Generator.

(50%)

5. (a) Berdasarkan Rajah 5(a), dapatkan jadual peralihan keadaan dan output yang lengkap.

Referring to Figure 5(a), obtain the complete state transition and output function table.

(20%)



Rajah 5 (a)
Figure 5 (a)

(b) Implementasikan sistem dalam Rajah 5(a) menggunakan:
Implement the system in Figure 5(a) using:

- (i) Flip-flop JK
J K flip-flop (40%)
- (ii) Flip-flop D
D type flip-flop (40%)

6. (a) Implementasikan persamaan Boolean $F(A,B,C,D) = \sum m(2,5,7,12)$ menggunakan:

Implement the following Boolean function $F(A,B,C,D) = \sum m(2,5,7,12)$ using:

- (i) 8x1 MUX dengan ACD sebagai pemilih
8x1 MUX with ACD as selectors (15%)

- (ii) 8x1 MUX dengan BCD sebagai pemilih
8x1 MUX with BCD as selectors (15%)

- (iii) 4x1 MUX dan beberapa get lain, dengan BD sebagai pemilih
4x1 MUX with additional gates, and BD as selectors (20%)

- (iv) 4x1 MUX dan beberapa get lain, dengan AC sebagai pemilih
4x1 MUX with additional gates, and AC as selectors (20%)

- (b) Menggunakan sistem 2 pelengkap, jalankan operasi berikut dengan menggunakan 7 bit.

Using 2's complement arithmetic; perform the following operation using 7 bits.

- (i) 50-45

- (ii) 40-43

- (iii) 30+15

(30%)

ooo0ooo